

INEL

Curso 2012-2013

Tema 5

Transistores de Efecto Campo

Esther López Estrada

Email: esther.lopez@ies-def.upm.es

Índice del tema

1. Introducción y tipos.
2. Los Transistores de Efecto Campo (FET) en cuasi-estática (c-e)
3. Análisis de circuitos en c-e y gran señal
4. Modelos aproximados de los FET en c-e y pequeña señal
5. Los FET en dinámica

Índice del tema

- 1. Introducción y tipos.**
2. Los Transistores de Efecto Campo (FET) en cuasi-estática (c-e)
3. Análisis de circuitos en c-e y gran señal
4. Modelos aproximados de los FET en c-e y pequeña señal
5. Los FET en dinámica

1. Introducción y tipos. Regímenes de funcionamiento

1. Introducción y tipos (MOSFET, JFET)
2. Descripción cualitativa de su funcionamiento interno
3. Convenio de signos

Bibliografía

Sedra, aptos. 4.1, 4.11

Malik, aptos. 5.1, 5.4, 5.6

Transistor (TRANSfer resistOR): control de la corriente que fluye a través de un terminal mediante el voltaje aplicado entre los otros dos

Transistor de efecto de campo (FET: Field-Effect Transistor):

Transistor en el que el efecto de **control de corriente** se realiza **mediante un campo eléctrico externo**, a través del voltaje aplicado a un terminal de control.



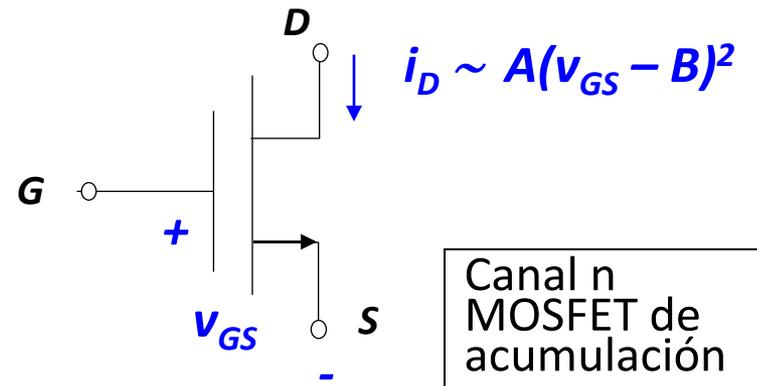
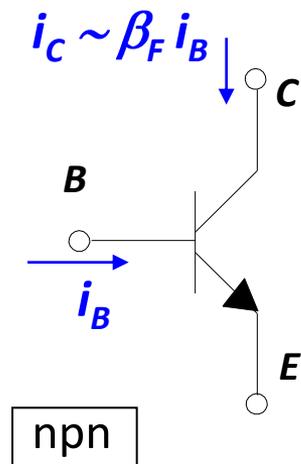
Transistor unipolar \Rightarrow corriente debida a un solo tipo de portadores (electrones o huecos)

Funciones principales

-  Interruptor gobernado por señal de control (CONMUTACIÓN)
-  Amplificador lineal de pequeña señal (AMPLIFICACIÓN)

Similitud con el BJT (situación activa directa):

- **BJT:** corriente i_C controlada por corriente i_B
- **FET:** corriente i_D controlada por tensión v_{GS}



Nomenclatura FET:

D: *Drain* (drenador)

→

S: *Source* (fuente)

→

G: *Gate* (puerta)

→

Equivalente BJT

Colector

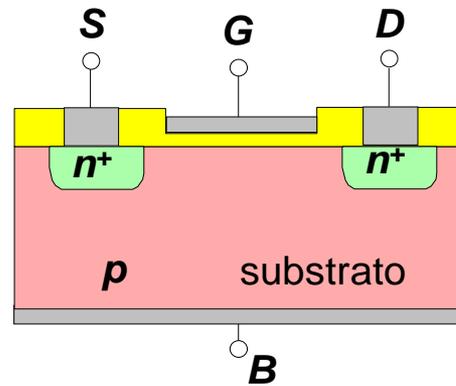
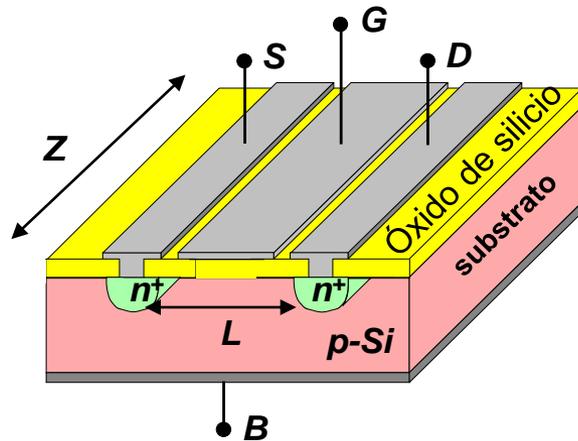
Emisor

Base

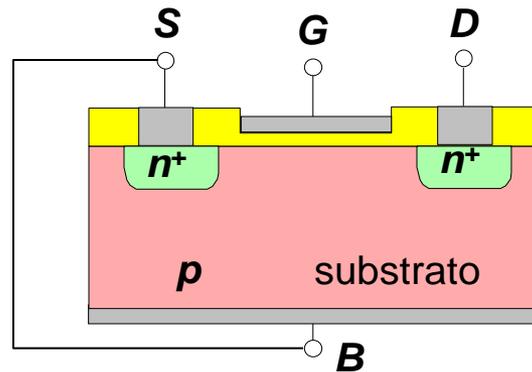
Introducción

MOSFET de acumulación de canal n

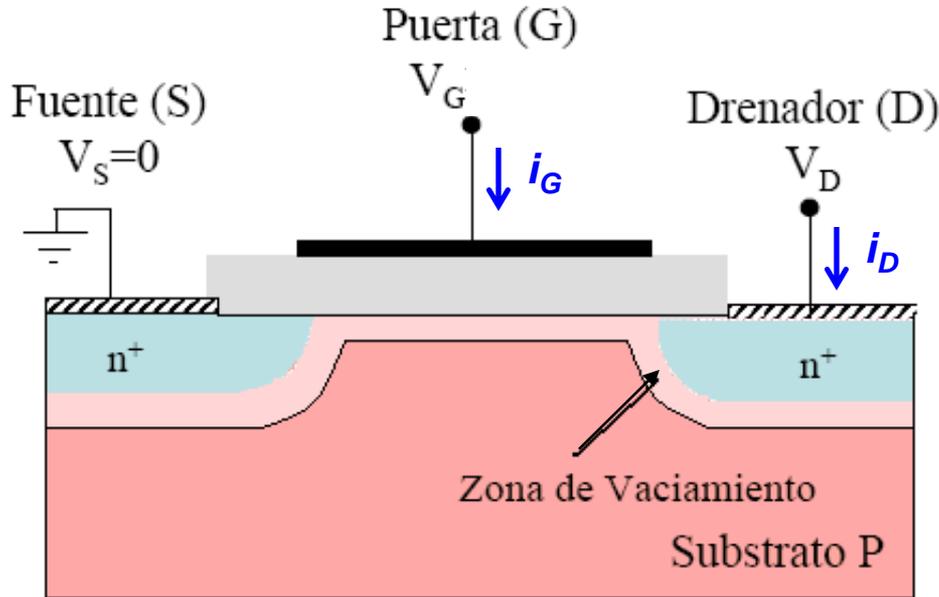
Metal-Óxido-Semiconductor



- S:** Surtidor ó fuente
- D:** Drenador
- G:** Puerta
- B:** Sustrato (body)



Introducción

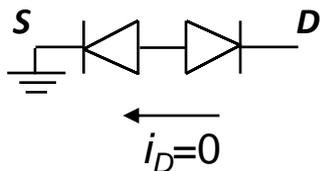


$i_G=0$ (óxido aislante entre la puerta y el semiconductor)

$i_D=0$ (Zona de vaciamiento sin portadores libres)

Funcionamiento:

$$v_{GS} = 0$$



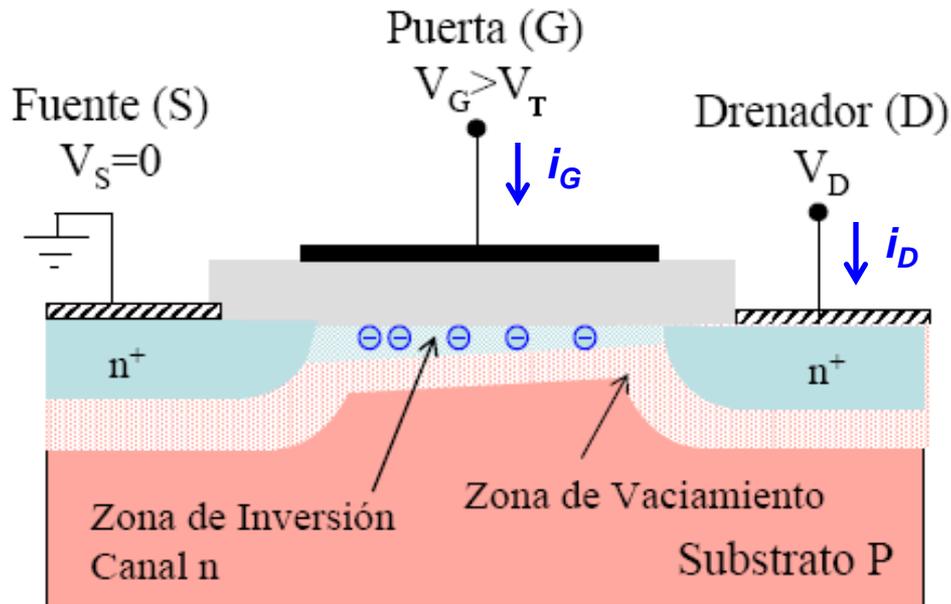
$$v_{GS} > 0$$

- Repele huecos (dejando carga negativa fija descubierta)

- Atrae electrones inyectados desde **S** y **D**

⇒ Entre **S** y **D**, zona “rica” en carga negativa

Introducción



$i_G = 0$ (óxido aislante entre la puerta y el semiconductor)

$i_D \neq 0$ (Presencia de portadores libres que forman el canal n)

Funcionamiento:

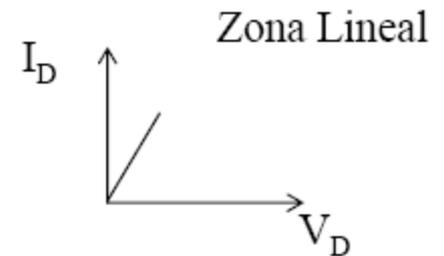
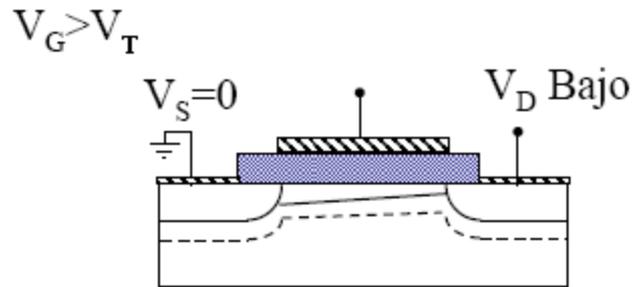
$v_{GS} > V_T \equiv$ Tensión umbral

- Aparece una zona n ($n > p$) que conecta **S** y **D**: **canal n**.
- Si se aplica voltaje entre **D** y **S**, fluye corriente i_D por el canal de **D** a **S**.
- Aumentando v_{GS} por encima de V_T aumenta la concentración de electrones en el canal: **acumulación**.

Introducción

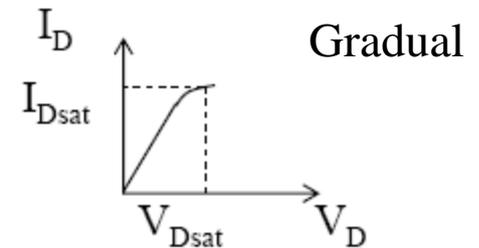
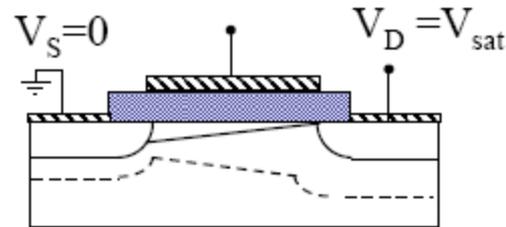
v_{DS} pequeño:

- ⇒ mayor conductividad
- ⇒ mayor corriente i_D



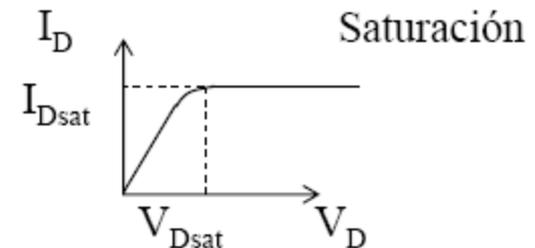
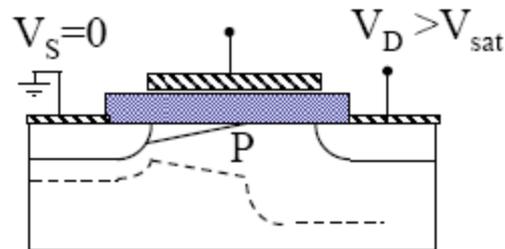
v_{DS} en aumento

- ⇒ canal ya no tiene profundidad uniforme.
- ⇒ al aumentar v_{DS} se estrecha más el canal en **D**, aumentando su resistencia.



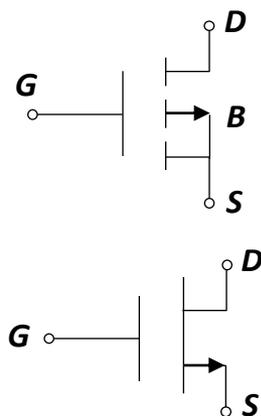
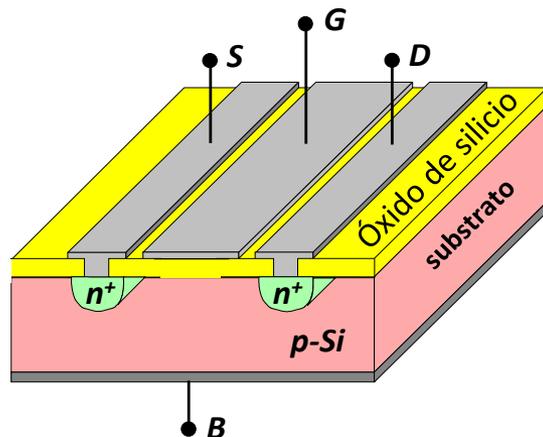
$v_{DS} > v_{GS} - V_T$

- ⇒ **canal estrangulado**. La corriente se mantiene constante, independiente de aumentos en v_{DS}

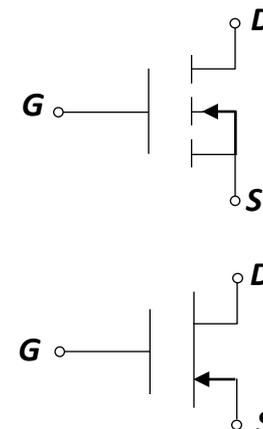
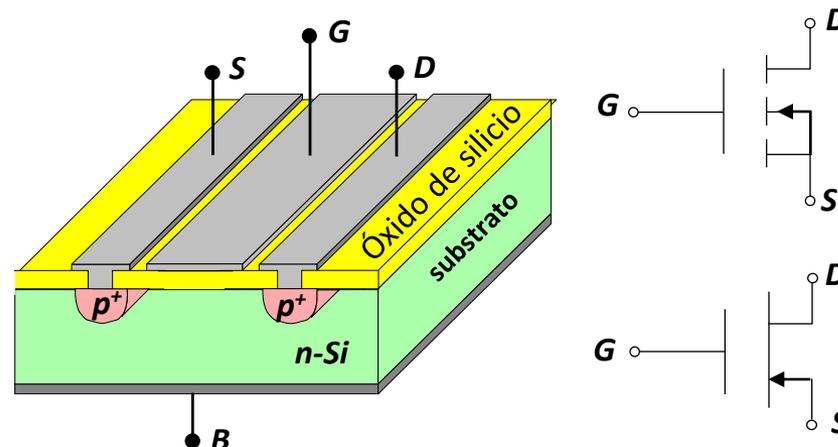


Tipos de FETs

MOSFET de acumulación: (no conduce para $v_{GS} = 0$)

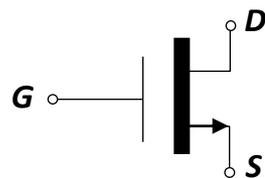
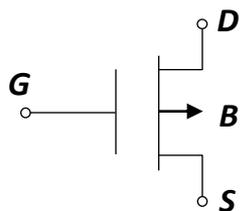


MOSFET de acumulación de canal n (NMOS)

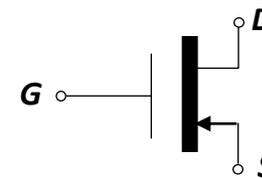
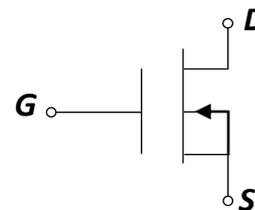


MOSFET de acumulación de canal p (PMOS)

MOSFET de depleción (conduce para $v_{GS} = 0$) (canal implantado físicamente)



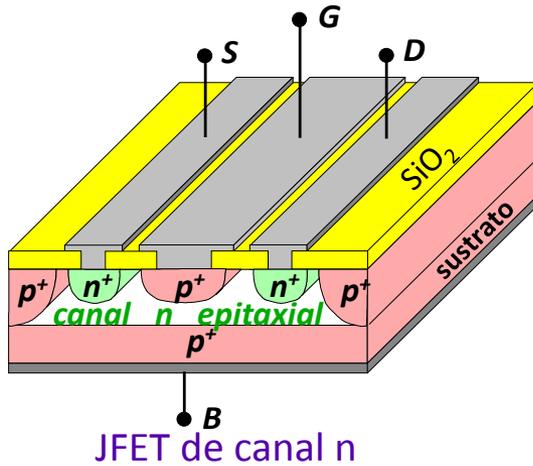
MOSFET de depleción de canal n



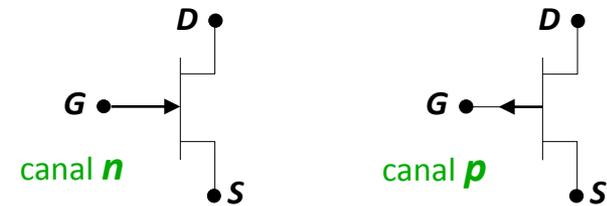
MOSFET de depleción de canal p

Tipos de FETs

JFET (Junction Field Effect Transistor)

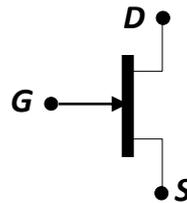


Uniones p-n en inversa $\Rightarrow v_{GS} < V_{\gamma}$

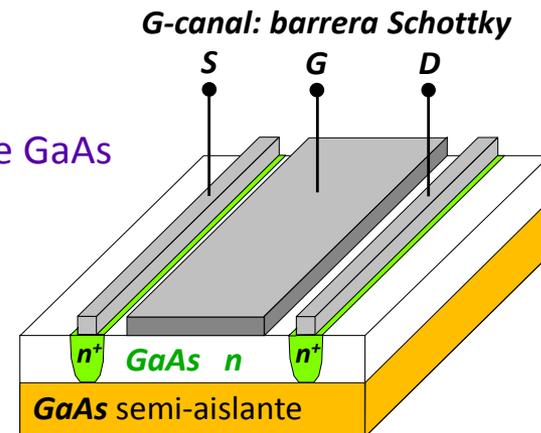


MESFET

(Metal Semiconductor Field Effect Transistor)

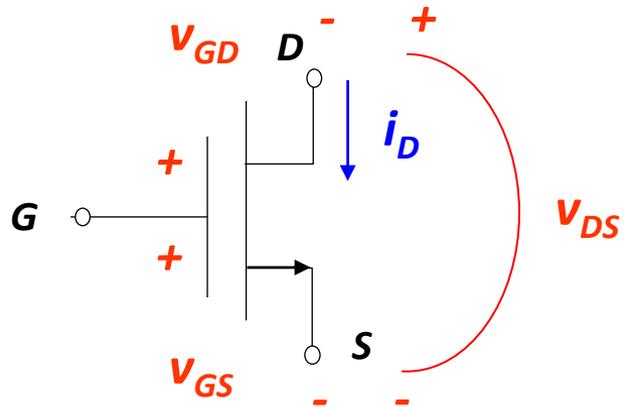


MESFET de GaAs

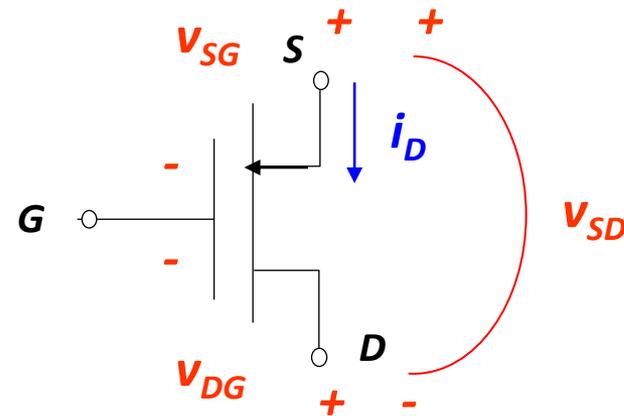


Convenio de signos

Canal n



Canal p



¡Con este convenio de signos la corriente es positiva en activa!

Canal n	Canal p
V_{GS}	V_{SG}
V_{GD}	V_{DG}
V_{DS}	V_{SD}

Según los efectos Capacitivos	Según la Linealidad
<p>Cuasi-Estática (c-e):</p> <p>Régimen de funcionamiento en el que los efectos capacitivos resultan despreciables (DC y AC \downarrowf)</p>	<p>Pequeña señal (p-s):</p> <p>Régimen de funcionamiento en el que el dispositivo admite una aproximación lineal (señales pequeñas)</p>
<p>Dinámica (d):</p> <p>Régimen de funcionamiento en el que los efectos capacitivos resultan importantes (AC \uparrowf)</p>	<p>Gran señal (g-s):</p> <p>Régimen de funcionamiento en el que el dispositivo NO admite una aproximación lineal (señales grandes)</p>

Índice del tema

1. Introducción y tipos.
2. Los Transistores de Efecto Campo (FET) en cuasi-estática (c-e)
3. Análisis de circuitos en c-e y gran señal
4. Modelos aproximados de los FET en c-e y pequeña señal
5. Los FET en dinámica

Índice del tema

1. Introducción y tipos.
- 2. Los Transistores de Efecto Campo (FET) en cuasi-estática (c-e)**
3. Análisis de circuitos en c-e y gran señal
4. Modelos aproximados de los FET en c-e y pequeña señal
5. Los FET en dinámica

2. Los FET en c.e.

1. Estados de los transistores de efecto campo
2. Ecuaciones
3. Curvas características en fuente común
4. Efectos reales y modificaciones de las ecuaciones

Bibliografía

Sedra, aptos. 4.2, 4.3, 4.11

Malik, aptos. 5.1, 5.4, 5.6

Introducción

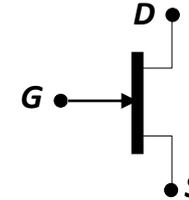
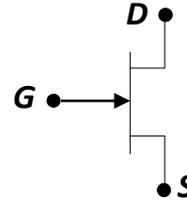
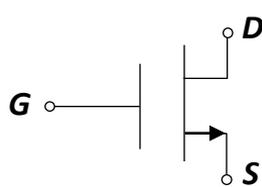
Situación **cuasi-estática**

Señales continuas o de variación lenta, de forma que se pueden despreciar los efectos capacitivos.

$$dt \approx \text{grande} \Rightarrow i = C \frac{dv}{dt} \approx 0$$

Estados de los FETs

Canal n



	Tensión v_{GS}	Tensión v_{DS}
CORTE	$v_{GS} < V_T$	
GRADUAL (ÓHMICA)	$v_{GS} > V_T$	$v_{DS} < v_{GS} - V_T$
SATURACIÓN (ACTIVA)	$v_{GS} > V_T$	$v_{DS} > v_{GS} - V_T$

} Aplicaciones digitales

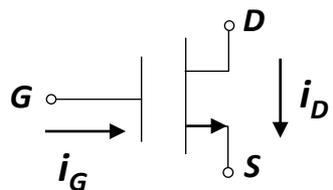
→ Aplicaciones analógicas

$$V_T = V_{GS \text{ umbral}}$$

OJO: SATURACIÓN del FET **no es equivalente** a SATURACIÓN del BJT, sino a su zona ACTIVA

Ecuaciones

Canal n



Ecuaciones

Condiciones

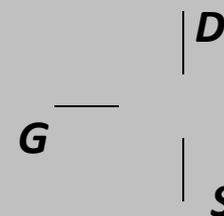
Circuito equivalente

CORTE

$$i_G = 0$$

$$i_D = 0$$

$$V_{GS} < V_T$$



**GRADUAL
(ÓHMICA)**

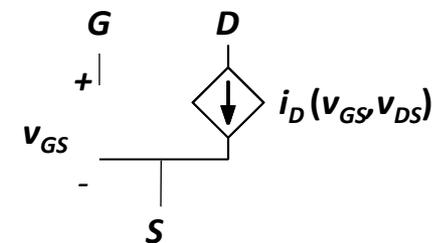
$$i_G = 0$$

$$i_D = k[2(v_{GS} - V_T)v_{DS} - v_{DS}^2]$$

$$V_{GS} > V_T$$

$$V_{DS} < V_{Dssat}$$

$$V_{Dssat} = V_{GS} - V_T$$



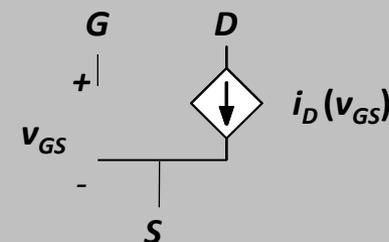
**SATURACIÓN
(ACTIVA)**

$$i_G = 0$$

$$i_D = k(v_{GS} - V_T)^2$$

$$V_{GS} > V_T$$

$$V_{DS} > V_{Dssat}$$



Ecuaciones

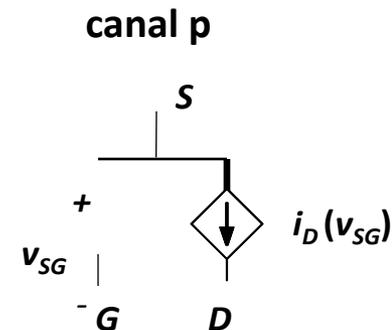
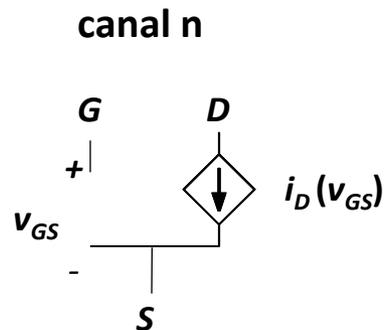
OJO:

- V_T = voltaje umbral, distinto del voltaje térmico ($V_t = KT/q$).

- Ecuaciones idénticas para canal p, cambiando:

canal n	GS	GD	DS
canal p	SG	DG	SD

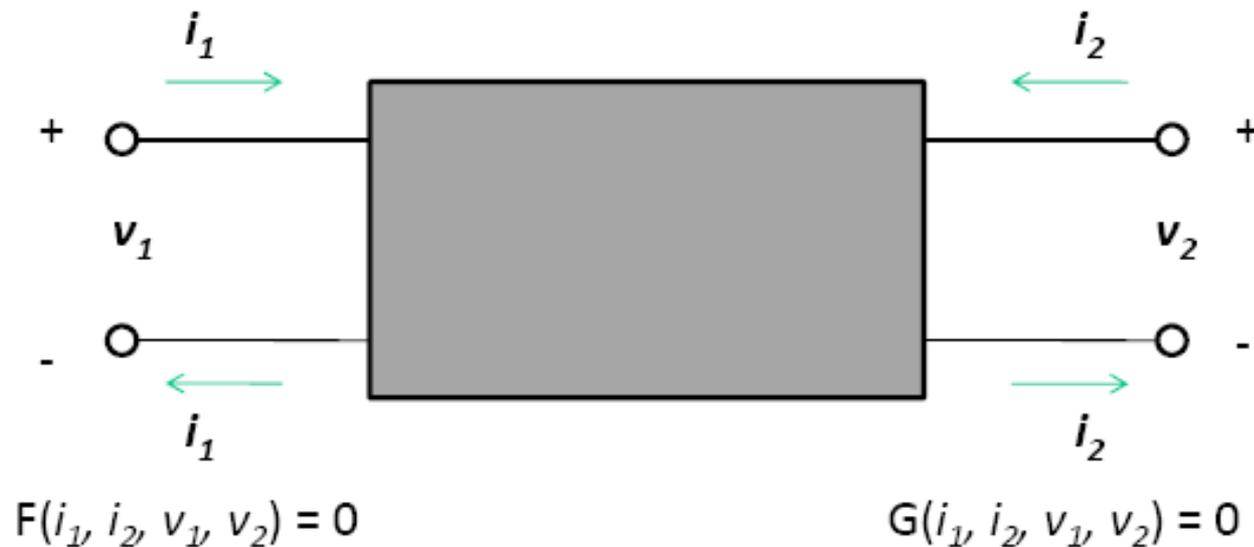
- Corriente i_D :



ACUMULACIÓN (MOS) $\Rightarrow V_T > 0$

DEPLEXIÓN (MOS, JFET, MESFET) $\Rightarrow V_T < 0$

Transistor como componente de cuatro terminales (cuadripolo)



Curvas características: si en F y G no aparece t ni d/dt entonces tenemos un sistema de ecuaciones y podremos en general representar:

$$i_1 = F(v_1, v_2)$$

Curva **característica de entrada**

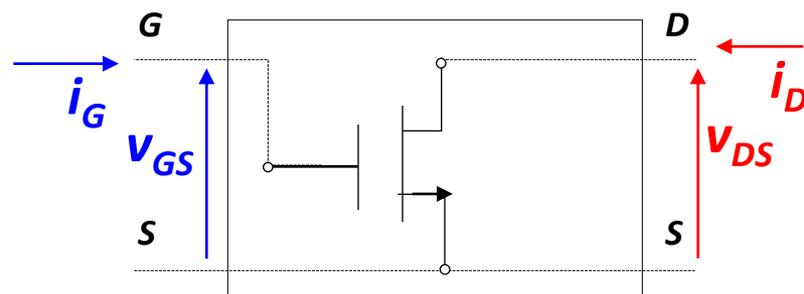
$$i_2 = G(v_1, v_2)$$

Curva **característica de salida**

FETs como cuadripolos:

Configuraciones básicas y curvas de entrada, salida y transferencia:

FUENTE común

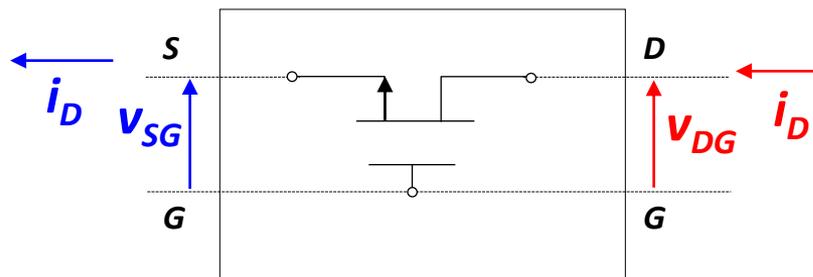


$$\text{C.E.} \rightarrow i_G = i_G(v_{GS}, v_{DS})$$

$$\text{C.S.} \rightarrow i_D = i_D(v_{DS}, v_{GS})$$

$$\text{C.T.} \rightarrow i_D = i_D(v_{GS}, v_{DS})$$

PUERTA común

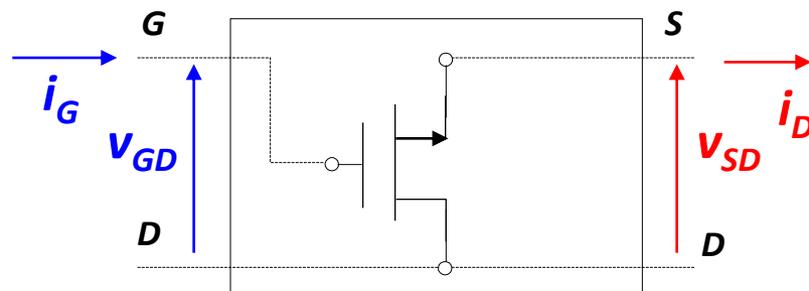


$$\text{C.E.} \rightarrow i_D = i_D(v_{SG}, v_{DG})$$

$$\text{C.S.} \rightarrow i_D = i_D(v_{DG}, v_{SG})$$

$$\text{C.T.} \rightarrow i_D = i_D(v_{SG}, v_{DG})$$

DRENADOR común



$$\text{C.E.} \rightarrow i_G = i_G(v_{GD}, v_{SD})$$

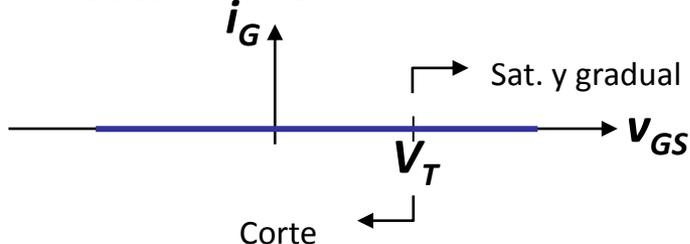
$$\text{C.S.} \rightarrow i_D = i_D(v_{SD}, v_{GD})$$

$$\text{C.T.} \rightarrow i_D = i_D(v_{GD}, v_{SD})$$

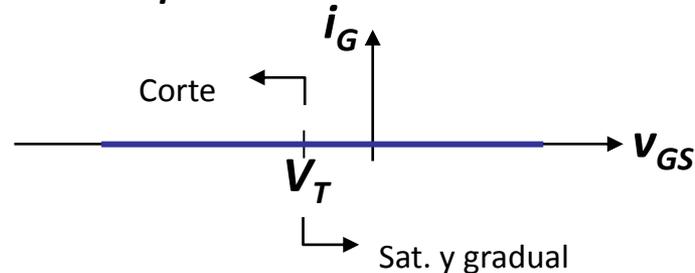
Curvas características en fuente común

Curvas de Entrada $\rightarrow i_G = i_G(v_{GS}, v_{DS})$

FET de acumulación



FET de depleción

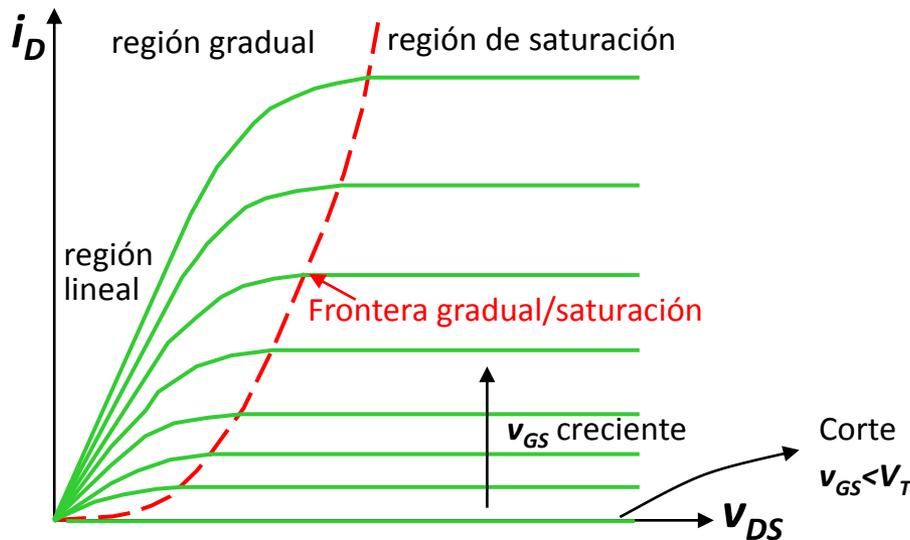


Curvas de Salida $\rightarrow i_D = i_D(v_{DS}, v_{GS})$

Región gradual (v_{DS} pequeño, $v_{DS} \rightarrow 0$):

$$i_D = k[2(v_{GS} - V_T) v_{DS} - v_{DS}^2] \quad \left\{ \begin{array}{l} v_{GS} > V_T \\ v_{DS} < V_{Dssat} \end{array} \right.$$

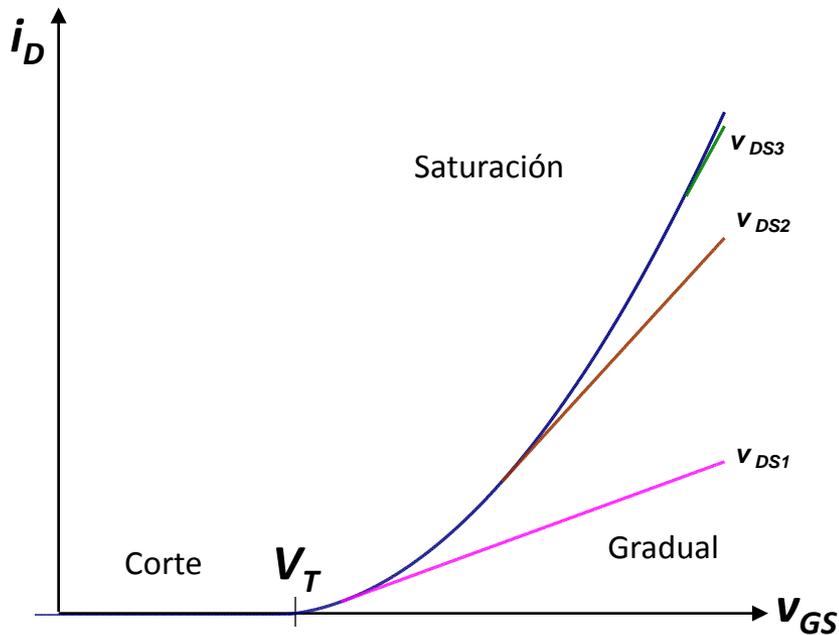
$$i_D \cong 2k(v_{GS} - V_T) v_{DS}$$



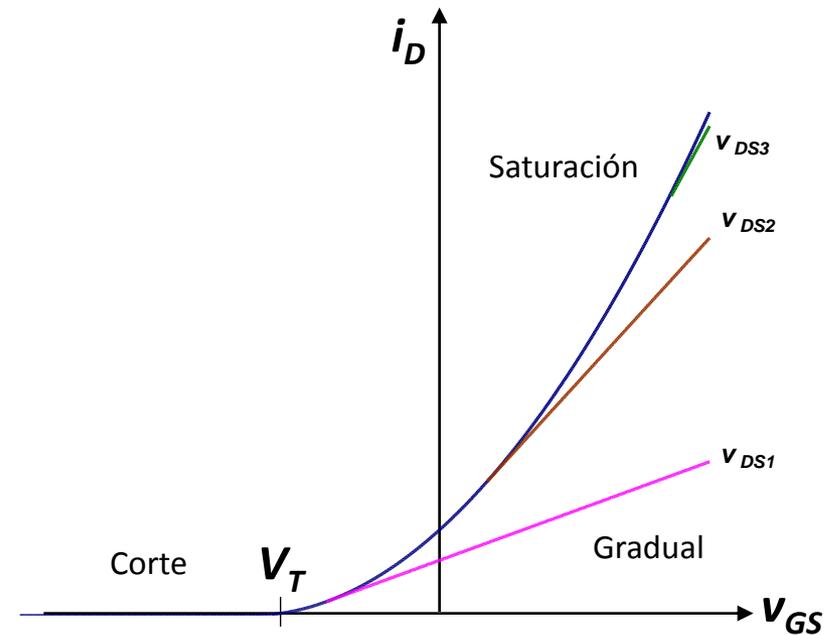
Curvas características en fuente común

Curvas de transferencia $\rightarrow i_D = i_D(v_{GS}, v_{DS})$

FET de acumulación



FET de depleción

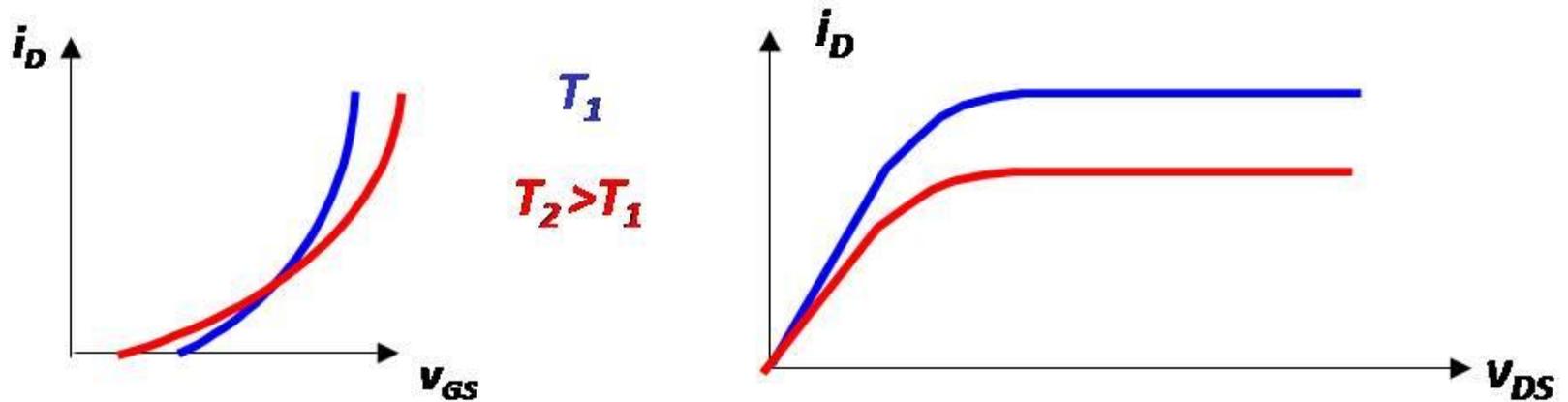


Efectos reales

Dependencia con la temperatura:

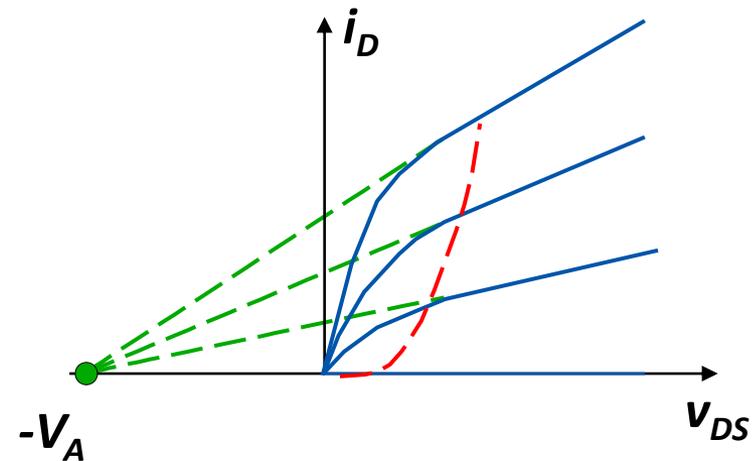
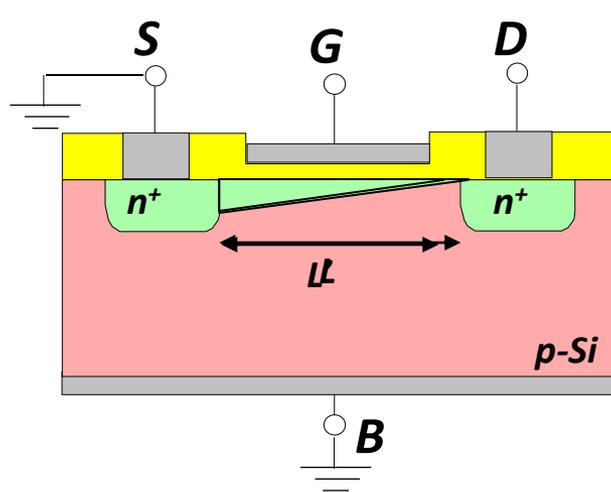
$$\begin{array}{l}
 \uparrow T \Rightarrow \downarrow |V_T| (-2 \text{ mV}/^\circ\text{C}) \Rightarrow \uparrow i_D \\
 \uparrow T \Rightarrow \downarrow \mu (\mu \propto T^{-1/5}) \Rightarrow \downarrow k \Rightarrow \downarrow i_D
 \end{array}
 \left. \vphantom{\begin{array}{l} \uparrow T \\ \uparrow T \end{array}} \right\} \text{ Domina el segundo efecto:}$$

$$\uparrow T \Rightarrow \downarrow i_D$$



Efectos reales y modificaciones de las ecuaciones

Modulación de la longitud del canal (efecto Early):

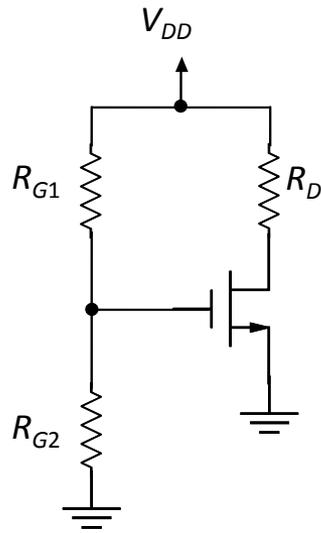


En saturación:

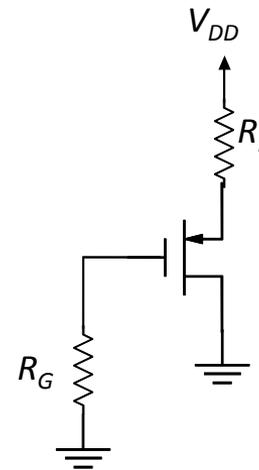
$$k_{Early} \cong k_0 \left(1 + \frac{v_{DS}}{V_A} \right) \Rightarrow i_D = K (v_{GS} - v_T)^2 = k_0 \left(1 + \frac{v_{DS}}{V_A} \right) (v_{GS} - v_T)^2$$

Ej 1. Calcule el punto de trabajo de los transistores de la figura

DATOS: $V_{DD} = 10 \text{ V}$; $R_S = R_{G1} = R_{G2} = 1 \text{ k}\Omega$; $R_G = 10 \text{ k}\Omega$; $R_D = 2 \text{ k}\Omega$; $|V_T| = 2 \text{ V}$; $k = 1 \text{ mA/V}^2$

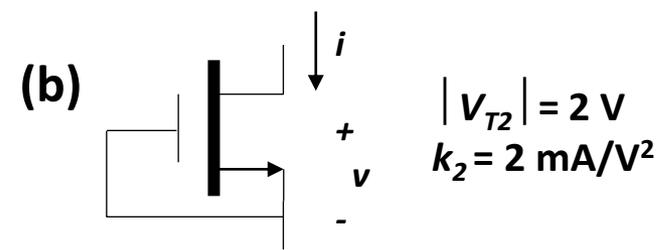
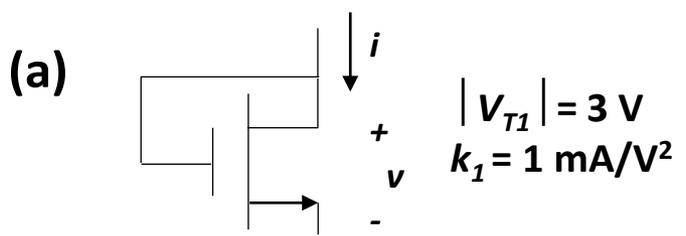
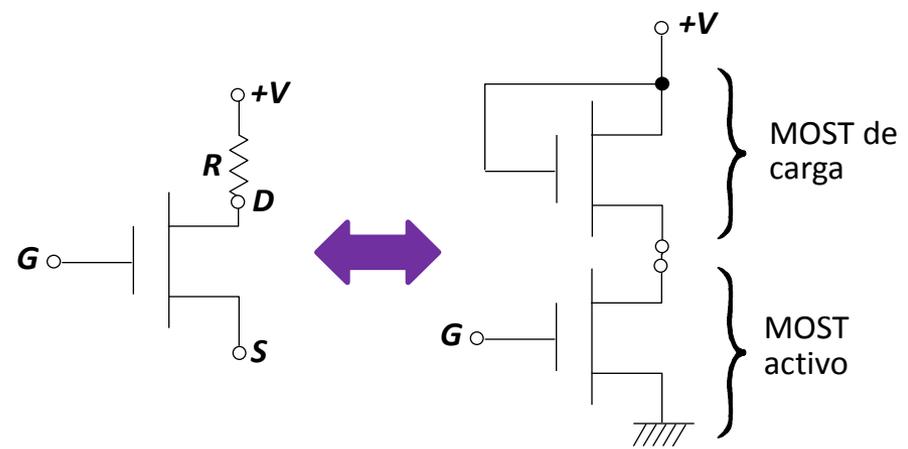


(a)



(b)

Ej 2. En circuitos NMOS es habitual usar transistores en lugar de resistencias, conectándolos como se muestra en la figura. Esto permite reducir el tamaño de las resistencias y por tanto aumentar la densidad de componentes por unidad de área en los circuitos integrados. Represente la relación $i-v$ para $v > 0$ para las configuraciones de las figuras (a) y (b).



Índice del tema

1. Introducción y tipos.
2. Los Transistores de Efecto Campo (FET) en cuasi-estática (c-e)
3. Análisis de circuitos en c-e y gran señal
4. Modelos aproximados de los FET en c-e y pequeña señal
5. Los FET en dinámica

Índice del tema

1. Introducción y tipos.
2. Los Transistores de Efecto Campo (FET) en cuasi-estática (c-e)
- 3. Análisis de circuitos en c-e y gran señal**
4. Modelos aproximados de los FET en c-e y pequeña señal
5. Los FET en dinámica

3. Modelos aproximados de los FETs en c.e. y gran señal

1. Introducción
2. Modelos lineales por tramos
3. Análisis de circuitos mediante procesos de hipótesis-verificación

Bibliografía

Sedra, aptos. 4.4, 4.7.4, 4.8

Malik, aptos. 5.2, 5.3, 5.4, 5.7

Introducción

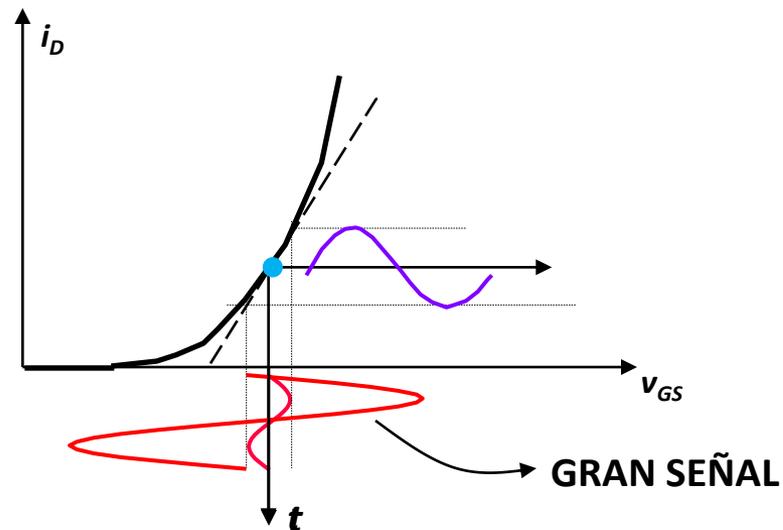
Situación **cuasi-estática**

Señales continuas o de variación lenta, de forma que se pueden despreciar los efectos capacitivos.

$$dt \approx \text{grande} \Rightarrow i = C \frac{dv}{dt} \approx 0$$

Gran señal

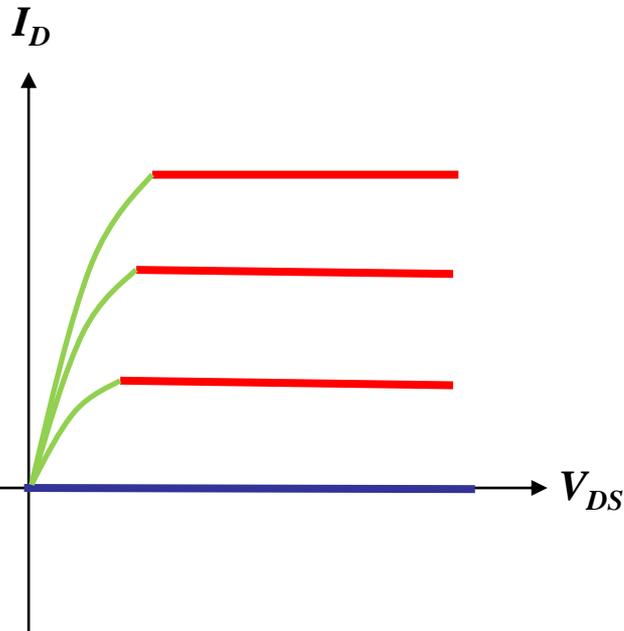
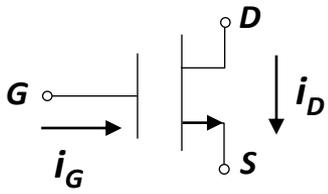
$i_d(t)$ y $v_d(t)$ no son pequeños.



Modelos por tramos (I)

MODELO POR TRAMOS BÁSICO

Canal n

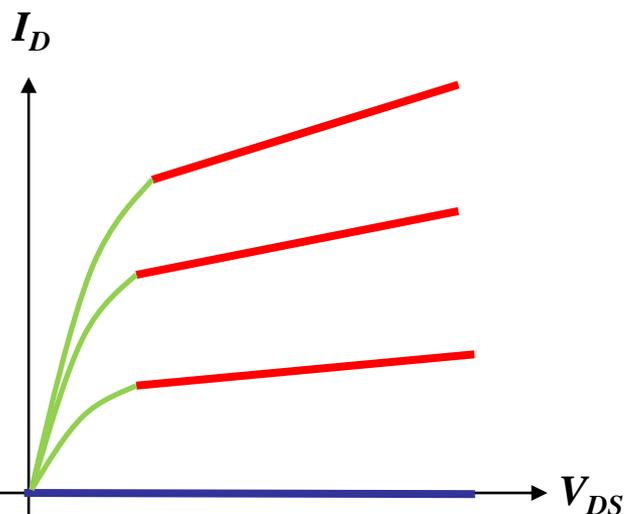
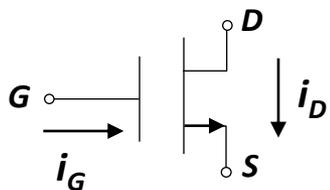


Región	Ecuaciones	Condiciones	Circuito equivalente
CORTE	$i_G = 0$ $i_D = 0$	$V_{GS} < V_T$	
GRADUAL (ÓHMICA)	$i_G = 0$ $i_D = k[2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$	$V_{GS} > V_T$ $V_{DS} < V_{Dssat}$ $V_{Dssat} = V_{GS} - V_T$	
SATURACIÓN (ACTIVA)	$i_G = 0$ $i_D = k(V_{GS} - V_T)^2$	$V_{GS} > V_T$ $V_{DS} > V_{Dssat}$	

Modelos por tramos (II)

MODELO POR TRAMOS AVANZADO

Canal n



Región	Ecuaciones	Condiciones	Circuito equivalente
CORTE	$i_G=0$ $i_D=0$	$V_{GS} < V_T$	
GRADUAL (ÓHMICA)	$i_G=0$ $i_D = k[2(V_{GS}-V_T)V_{DS} - V_{DS}^2]$	$V_{GS} > V_T$ $V_{DS} < V_{Dssat}$ $V_{Dssat} = V_{GS} - V_T$	
SATURACIÓN (ACTIVA)	$i_G=0$ $i_D = k(1+V_{DS}/V_A)(V_{GS}-V_T)^2$	$V_{GS} > V_T$ $V_{DS} > V_{Dssat}$	

NOTA: Modelo básico=Modelo avanzado con $V_A = \infty$

Análisis de circuitos en estática

- 1.- Plantear hipótesis sobre la región de funcionamiento en que se encuentran los transistores
- 2.- Sustituir transistores por sus circuitos equivalentes
- 3.- Calcular corrientes y tensiones mediante análisis de circuitos
- 4.- Comprobar validez de las hipótesis, verificando cumplimiento de las condiciones
 - Si no hay contradicción, planteamiento correcto
 - Si hay contradicción, replantear a partir de otra hipótesis

<i>Hip. falsa</i>	<i>Contradicción hallada</i>	<i>Nueva hip.</i>
SATURAC.	$V_{GS} < V_T$	CORTE
	$V_{DS} < V_{DSsat}$	GRADUAL
GRADUAL	$V_{GS} < V_T$	CORTE
	$V_{DS} > V_{DSsat}$	SATURACI
CORTE	$V_{GS} > V_T$	Cualquiera

Análisis de circuitos en cuasi-estática

1.- Sustituir generador por uno de continua

2.- Calcular $v_o = f(v_i)$

-Resolver circuito de estática para todas las hipótesis

-Calcular rango de valores de v_i para el que cada hipótesis es cierta

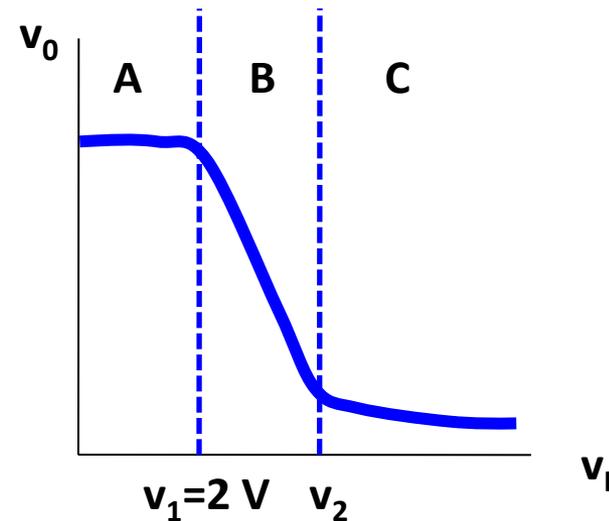
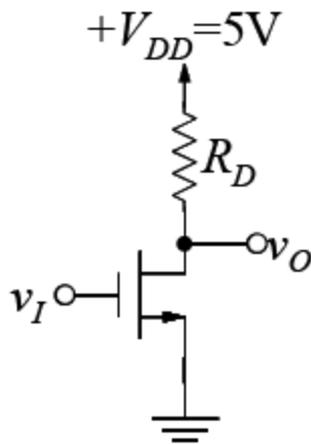
-Obtener la solución del circuito “enlazando” las soluciones de cada caso

3.- Presentar la solución $v_o(t) = f(v_i(t))$

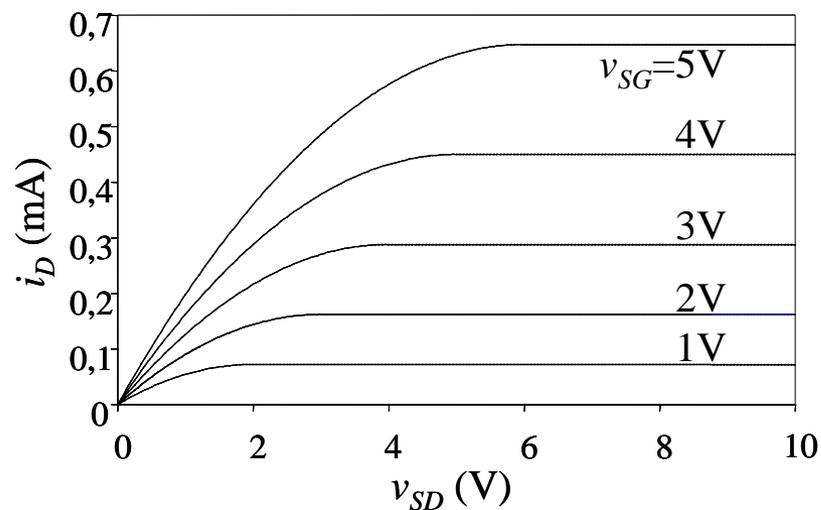
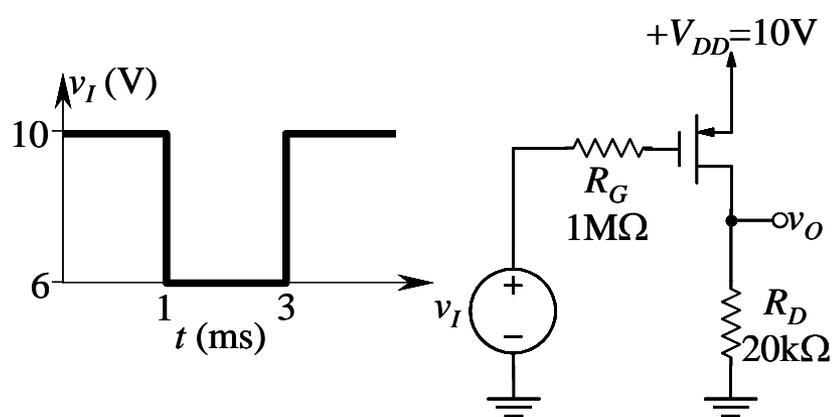
Ej 3. Para el circuito inversor de la figura se pide:

- Identificar el estado del transistor en A, B y C
- Calcular V_2 .
- Obtener la función de transferencia $v_0 = f(v_1)$ en B.
- Representar A, B y C en el plano de la curva característica de salida.

DATOS: $V_{DD} = 5\text{ V}$; $R_D = 1\text{ k}\Omega$; $|V_T| = 2\text{ V}$; $k = 2\text{ mA/V}^2$



Ej 4. Calcule y represente la respuesta del circuito de la figura al pulso dibujado junto a él. Utilice la información de las curvas características del transistor dibujadas a continuación. Suponga despreciable el efecto de todas las capacidades.



Índice del tema

1. Introducción y tipos.
2. Los Transistores de Efecto Campo (FET) en cuasi-estática (c-e)
3. Análisis de circuitos en c-e y gran señal
4. Modelos aproximados de los FET en c-e y pequeña señal
5. Los FET en dinámica

Índice del tema

1. Introducción y tipos.
2. Los Transistores de Efecto Campo (FET) en cuasi-estática (c-e)
3. Análisis de circuitos en c-e y gran señal
4. **Modelos aproximados de los FET en c-e y pequeña señal**
5. Los FET en dinámica

4. Modelos aproximados del FET en c.e. y pequeña señal

1. Introducción
2. Descomposición en polarización y pequeña señal
3. Análisis de circuitos

Bibliografía

Sedra, apto. 4.6
Malik, apto 6.1.1.

Introducción

Situación **cuasi-estática**

Señales continuas o de variación lenta, de forma que se pueden despreciar los efectos capacitivos.

$$dt \approx \text{grande} \Rightarrow i = C \frac{dv}{dt} \approx 0$$

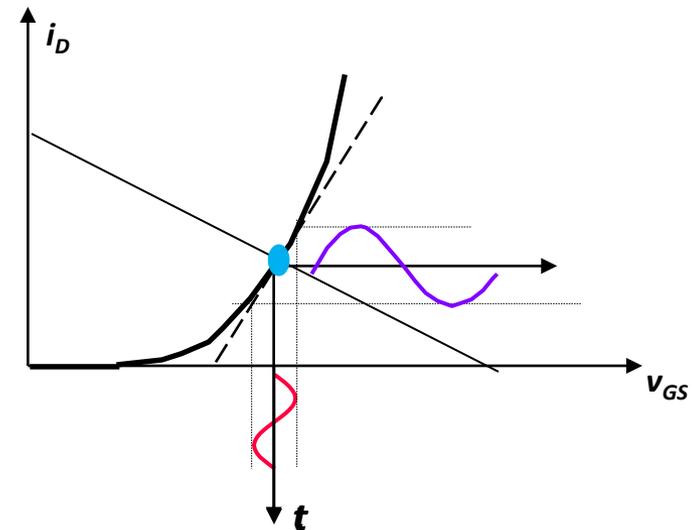
Pequeña señal

$$v_D(t) = V_D + v_d(t), \quad i_D(t) = I_D + i_d(t)$$

La componente de **polarización** fija el punto de trabajo:

La **señal** modula el la operación del diodo alrededor del punto de trabajo:

Se puede **aproximar** el diodo por un **dispositivo lineal**.



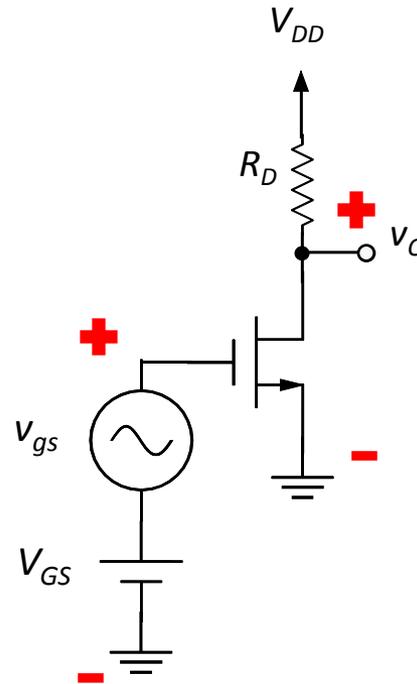
Introducción

Entrada

$$v_I = v_{GS} = V_{GS} + v_{gs}(t)$$

Salida

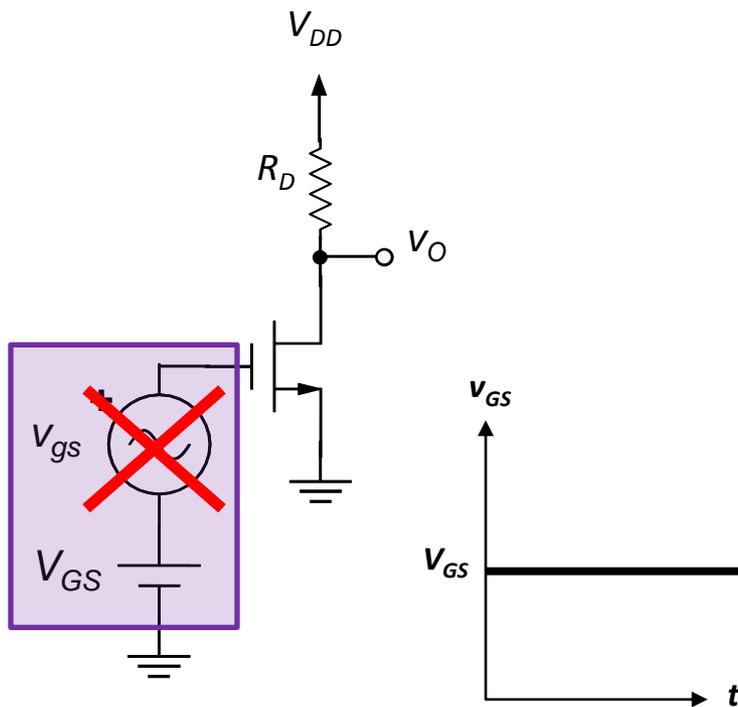
$$v_O = v_{DS} = V_{DS} + v_{ds}(t)$$



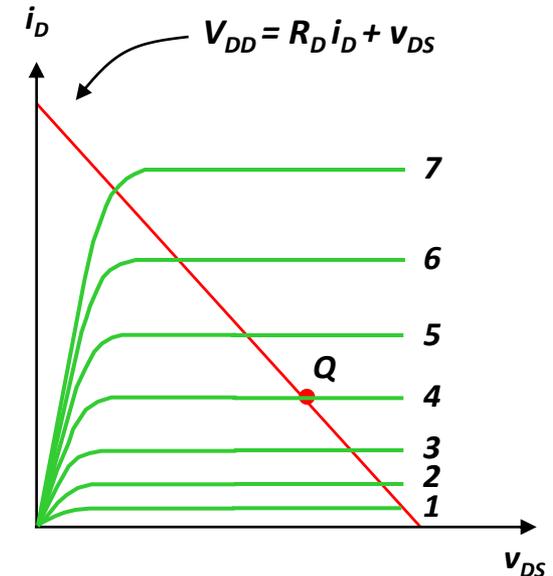
NOMENCLATURA: Las tensiones o corrientes continuas se definen con letra en mayúscula y subíndice en mayúscula (ej: V_A). La pequeña señal con letra y subíndice en minúsculas (ej: v_a). La señal completa con letra en minúscula y subíndice en mayúscula (ej: $v_A = V_A + v_a$).

Descomposición en polarización y pequeña señal

Polarización



Polarización ($v_{gs}=0$)



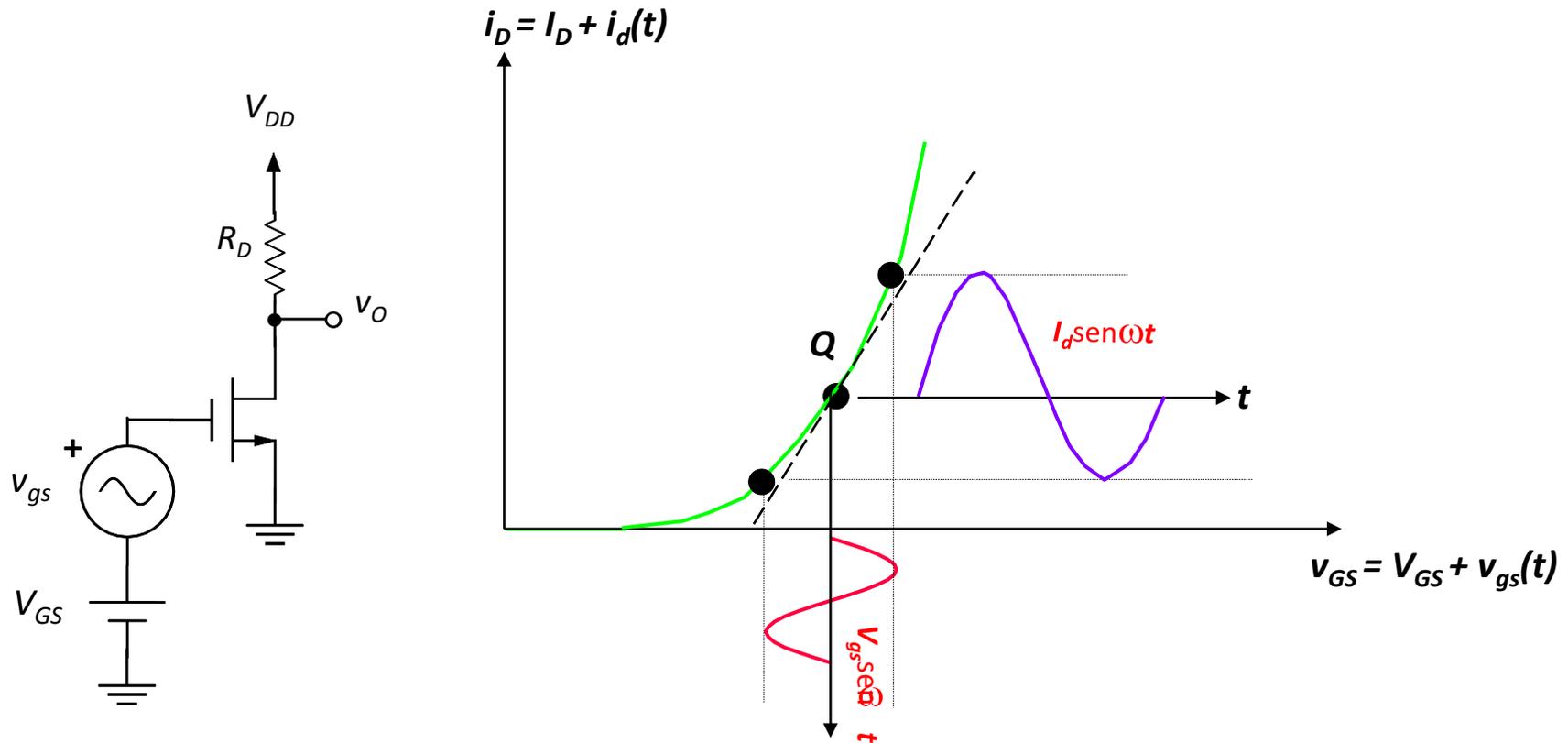
Transistor polarizado en SATURACIÓN

$$i_G = 0$$

$$i_D = k \left(v_{GS} - V_T \right)^2$$

Descomposición en polarización y pequeña señal

Pequeña señal



Si la señal es *suficientemente* pequeña, podemos *aproximar* la característica de transferencia del transistor en torno al punto de trabajo por una recta: el *circuito incremental* es lineal.

Descomposición en polarización y pequeña señal

Pequeña señal: Modelo básico

Si la señal es *suficientemente* pequeña, podemos *aproximar* la característica de transferencia del transistor en torno al punto de trabajo por una recta: el *circuito incremental* es lineal.

Desarrollando $i_D(v_{GS})$ en serie de Taylor (1^{er} orden):

$$f(x) \approx f(x_0) + f'(x_0)(x - x_0)$$

$$\left. \begin{array}{l} i_D = I_D + i_d \\ v_{GS} = V_{GS} + v_{gs} \end{array} \right\} \quad i_D(v_{GS}) \approx \underbrace{i_D(V_{GS})}_{I_D} + \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{V_{GS}} \underbrace{(v_{GS} - V_{GS})}_{v_{gs}}$$

Descomposición en polarización y pequeña señal

Pequeña señal: Modelo básico

$$\text{En } Q(I_G, I_D, V_{GS}) \quad \begin{cases} I_G = 0 \\ I_D = k(V_{GS} - V_T)^2 \end{cases} \quad i_D \approx I_D + \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{V_{GS}} \times v_{gs}$$

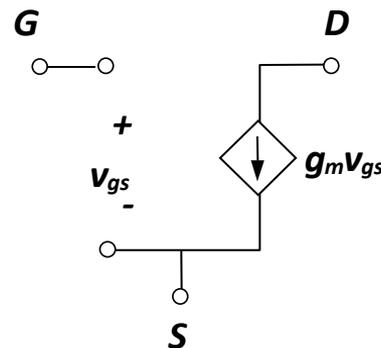
Definimos transconductancia como:

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{V_{GS}}$$

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{V_{GS}} = 2k(v_{GS} - V_T)|_{V_{GS}} = 2k(V_{GS} - V_T)$$

$$g_m(I_D) = 2k \sqrt{\frac{I_D}{k}} = 2\sqrt{kI_D}$$

MODELO BÁSICO



Descomposición en polarización y pequeña señal

Pequeña señal: Modelo avanzado (con efecto Early)

Si la señal es *suficientemente* pequeña, podemos aproximar la característica de transferencia del transistor en torno al punto de trabajo por una recta: el **circuito incremental es lineal**.

Desarrollando $i_D(v_{GS}, v_{DS})$ en serie de Taylor (1^{er} orden y dos variables):

$$z = f(x, y) \approx f(x_0, y_0) + \left. \frac{\partial f}{\partial x} \right|_{(x_0, y_0)} (x - x_0) + \left. \frac{\partial f}{\partial y} \right|_{(x_0, y_0)} (y - y_0)$$

$$\left. \begin{array}{l} i_D = I_D + i_d \\ v_{GS} = V_{GS} + v_{gs} \end{array} \right\} \quad i_D(v_{GS}, v_{DS}) \approx \underbrace{i_D(V_{GS}, V_{DS})}_{I_D} + \left. \frac{\partial i_D}{\partial v_{GS}} \right|_Q \underbrace{(v_{GS} - V_{GS})}_{v_{gs}} + \left. \frac{\partial i_D}{\partial v_{DS}} \right|_Q \underbrace{(v_{DS} - V_{DS})}_{v_{ds}}$$

Descomposición en polarización y pequeña señal

Pequeña señal: Modelo avanzado (**con efecto Early**)

$$\text{En } Q(I_G, I_D, V_{GS}) \begin{cases} (I) & i_G = 0 \\ (II) & i_D = k_0 \left(1 + \frac{v_{DS}}{V_A}\right) (v_{GS} - V_T)^2 \end{cases}$$

Definimos transconductancia como:

$$g_{m,Q} = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_Q = 2k_0 \left(1 + \frac{V_{DS}}{V_A}\right) (V_{GS} - V_T) = 2k_Q (V_{GS} - V_T)$$

Definimos conductancia como:

$$\left. \frac{\partial i_D}{\partial v_{DS}} \right|_Q = \frac{k_0}{V_A} (V_{GS} - V_T)^2 = \frac{I_D}{V_A + V_{DS}} \equiv \frac{1}{r_0}$$

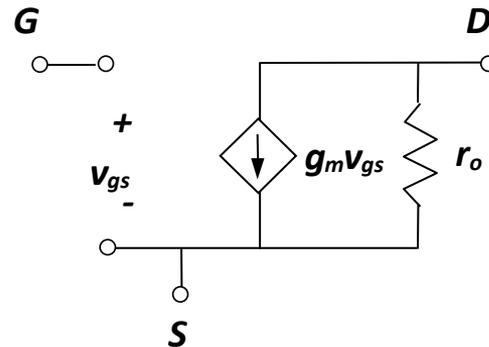
Descomposición en polarización y pequeña señal

Pequeña señal: Modelo avanzado (con efecto Early)

Por tanto:

$$i_g = 0 \quad i_d = g_{m,Q} \times v_{gs} + \frac{v_{ds}}{r_o}$$

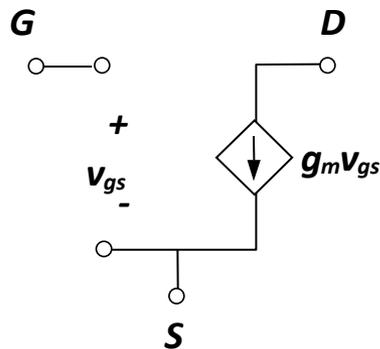
**MODELO
AVANZADO
(con efecto
Early):**



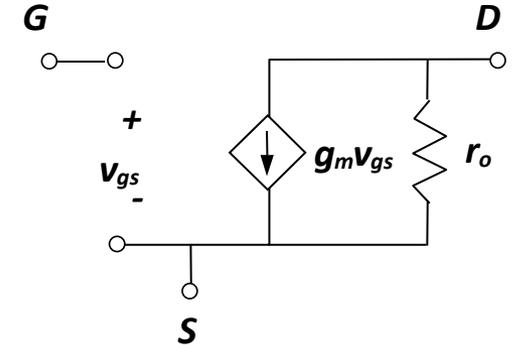
Descomposición en polarización y pequeña señal

Pequeña señal

MODELO BÁSICO
(sin efecto Early):



MODELO AVANZADO
(con efecto Early):

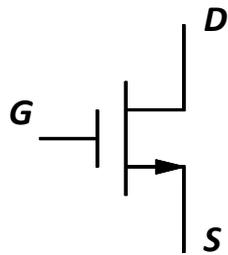


$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_Q = 2K (V_{GS} - V_T) \cong 2\sqrt{KI_D}$$

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_Q = 2K_0 \left(1 + \frac{V_{DS}}{V_A} \right) (V_{GS} - V_T)$$

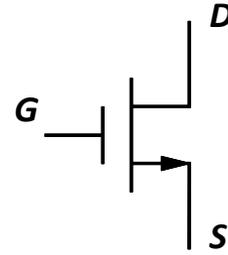
$$r_o \left(D, V_{DS} \right) \cong \frac{V_{DS} + V_A}{I_D}$$

Análisis de circuitos



Señal completa

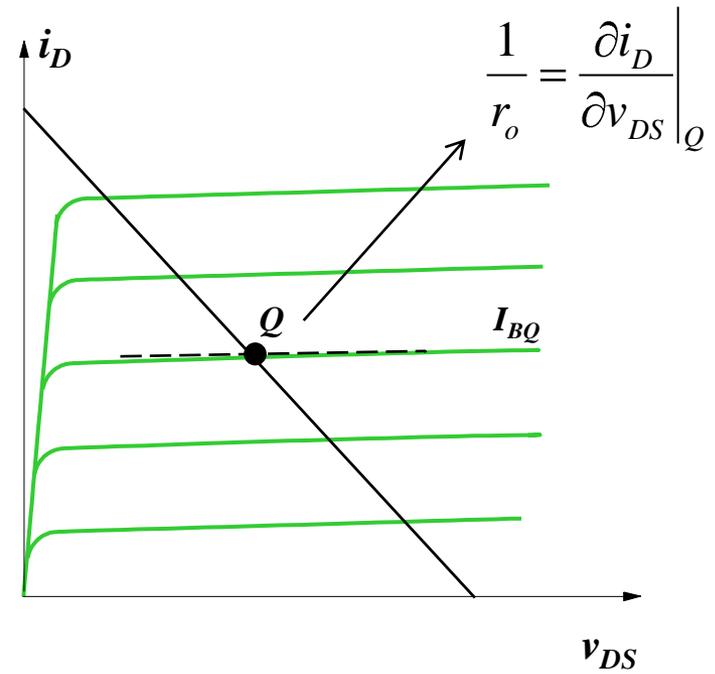
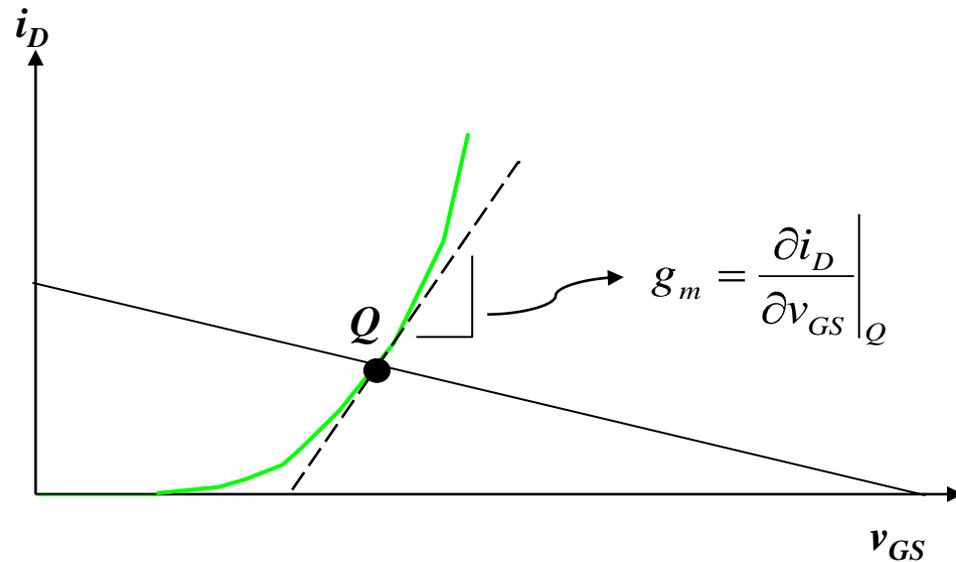
⇒



Polarización
(Continua)

+

Circuito
equivalente
de pequeña
señal



* Elementos dependientes del **punto de trabajo**

Análisis de circuitos

1.- ANÁLISIS DE CONTINUA (POLARIZACIÓN)

1.1. Eliminación de generadores de pequeña señal

1.2. Resolución del circuito de estática

1.3. Punto de trabajo $Q(V_{GS}, I_D, V_{DS})$

$\left\{ \begin{array}{l} \text{Tensión} \rightarrow \text{Cortocircuito} \\ \text{Corriente} \rightarrow \text{Cto. abierto} \end{array} \right.$

2.- ANÁLISIS DE PEQUEÑA SEÑAL

2.1. Cálculo de los parámetros de pequeña señal (g_m, r_o)

2.2. Eliminación de generadores de continua y sustitución del transistor por su circuito equivalente

2.3. Resolución del circuito de pequeña señal

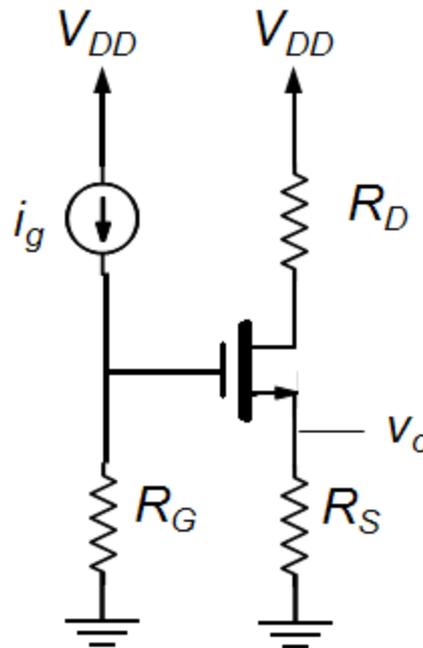
2.4. Comprobación de la hipótesis de pequeña señal, $|v_{gs}| \ll 2(V_{GS} - V_T)$

3.- SEÑAL COMPLETA

3.1. Reconstrucción de las señales completas: $i(t) = I + i(t)$, $v(t) = V + v(t)$

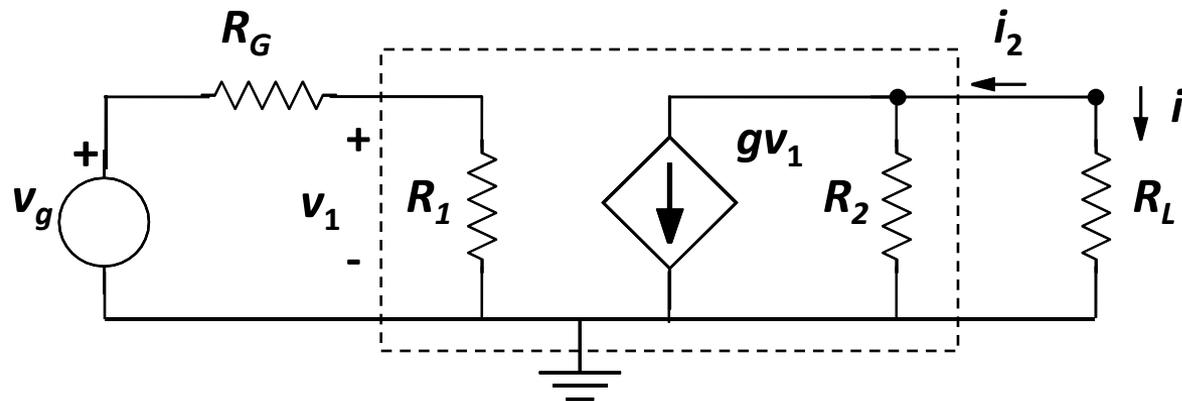
Ej 5. Calcule la transimpedancia v_o / i_g de pequeña señal para el circuito amplificador en drenador común de la figura, que utiliza un MOSFET de deplexión de canal n en saturación

DATOS: $V_{DD} = 10 \text{ V}$; $R_S = 1 \text{ k}\Omega$; $R_D = 2 \text{ k}\Omega$; $R_G = 10 \text{ k}\Omega$
 $|V_T| = 2 \text{ V}$; $k = 1 \text{ mA/V}^2$



Ej 6. En el circuito de la figura se muestra un transistor modelado como fuente de corriente controlada por tensión no ideal. Estudie el efecto que introducen las resistencias R_1 y R_2 en la ganancia de transconductancia i_1/v_g

DATOS: $R_G = 10 \text{ k}\Omega$; $R_1 = 100 \text{ k}\Omega$; $g = 1 \text{ mA/V}$; $R_2 = 50 \text{ k}\Omega$; $R_L = 5 \text{ k}\Omega$



Índice del tema

1. Introducción y tipos.
2. Los Transistores de Efecto Campo (FET) en cuasi-estática (c-e)
3. Análisis de circuitos en c-e y gran señal
4. Modelos aproximados de los FET en c-e y pequeña señal
5. Los FET en dinámica

Índice del tema

1. Introducción y tipos.
2. Los Transistores de Efecto Campo (FET) en cuasi-estática (c-e)
3. Análisis de circuitos en c-e y gran señal
4. Modelos aproximados de los FET en c-e y pequeña señal
- 5. Los FET en dinámica**

Introducción

Situación **dinámica**

Dinámica: régimen de funcionamiento en el que la rápida variación de las señales impide despreciar los efectos capacitivos asociados a los dispositivos.

$$dt \approx \text{pequeño} \Rightarrow i = C \frac{dv}{dt} \neq 0$$

- Se mantienen las **dependencias temporales**
- Efectos capacitivos **no despreciables**

$$i(t) = i_{EST} + C(v) \frac{dv(t)}{dt}$$

No existe curva característica

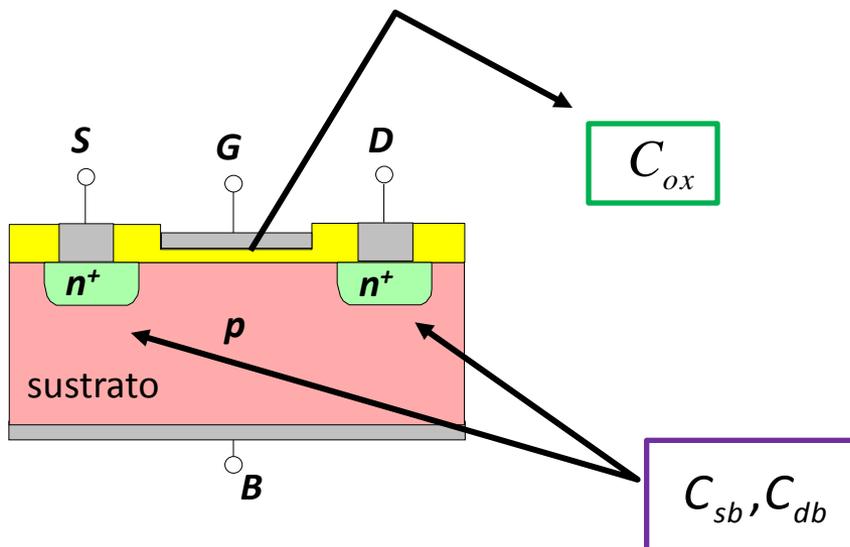
Dinámica: régimen de funcionamiento en el que la rápida variación de las señales impide despreciar los efectos capacitivos asociados a los dispositivos.

$$i(t) = i_{EST} + C(v) \frac{dv(t)}{dt}$$

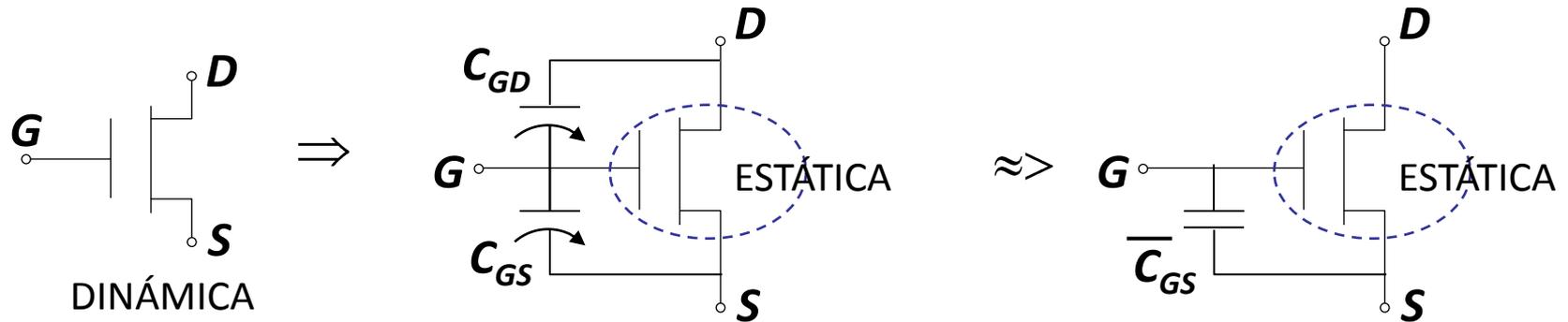
$$C(v) = \sum_i C_i(v)$$

Términos capacitivos asociados:

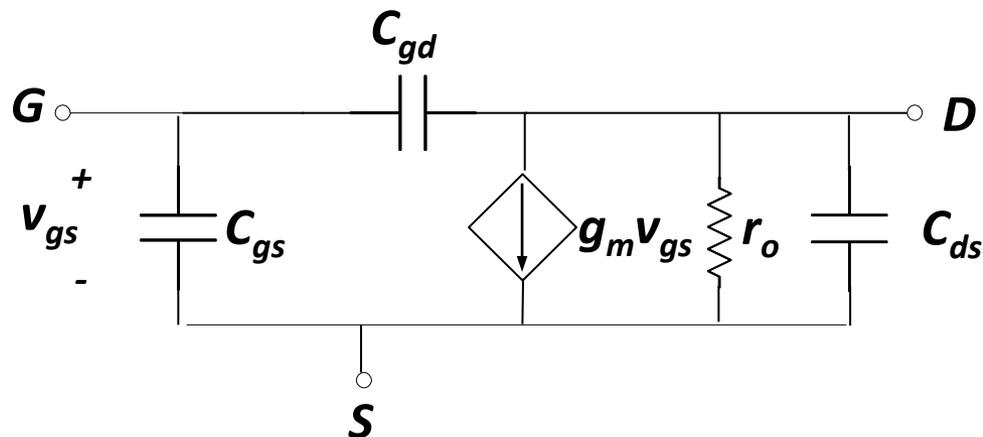
- estructura MOS
- uniones p-n en inversa



MODELO DEL FET EN DINÁMICA Y GRAN SEÑAL

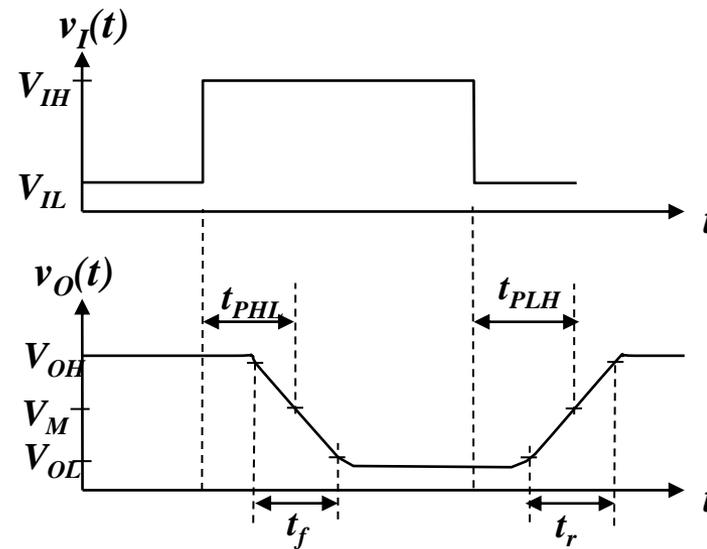


MODELO DEL FET EN DINÁMICA Y PEQUEÑA SEÑAL



RETARDOS DE PROPAGACIÓN

Tiempos de subida y bajada, asociados a capacidades



CONCEPTOS CLAVE DEL TEMA 5

Tipos de transistores FET:

- MOSFET de acumulación y depleción; de canal n y canal p,
- JFET (depleción).
- MESFET (depleción).

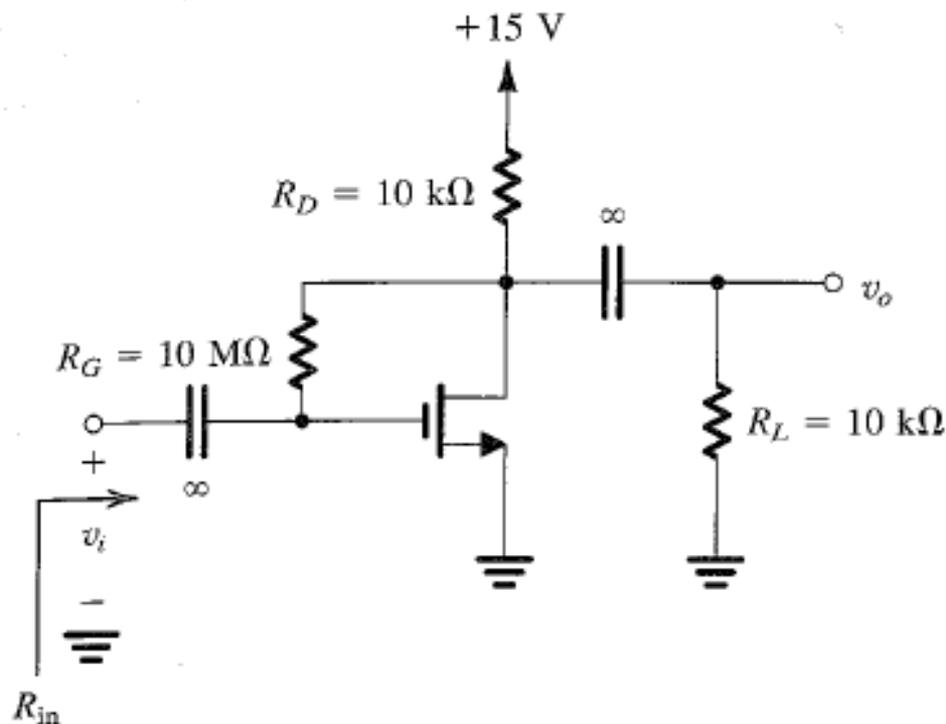
Estados del transistor: corte, gradual y saturación.

Resolución de circuitos en estática por el “método analítico” (planteamiento de hipótesis del estado del dispositivo, resolución y verificación de hipótesis).

Aproximación de pequeña señal, distinguiendo el papel de la polarización y el de la señal propiamente dicha.

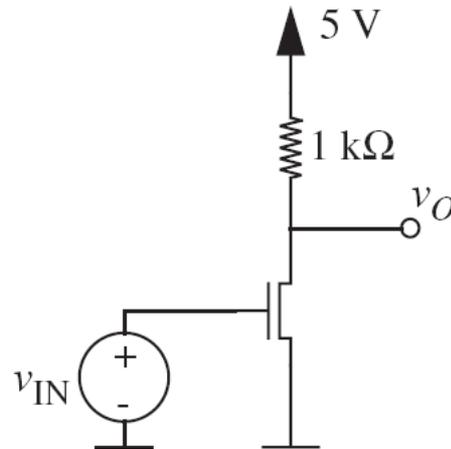
Ej 7. La figura muestra un circuito amplificador. La señal de entrada v_i está acoplada al terminal de puerta mediante un condensador de acoplo. De manera análoga, la señal de salida está acoplada a la resistencia de carga mediante otro condensador. Suponga que ambos condensadores de acoplo son lo suficientemente grandes como para poderlos sustituir por cortocircuitos en ac a las frecuencias de interés. Determinar la ganancia de voltaje (v_o/v_i) de pequeña señal, la resistencia de entrada y la magnitud máxima aceptable en la señal de entrada.

DATOS: $V_A = 50 \text{ V}$; $|V_T| = 1.5 \text{ V}$; $k = 0.125 \text{ mA/V}^2$



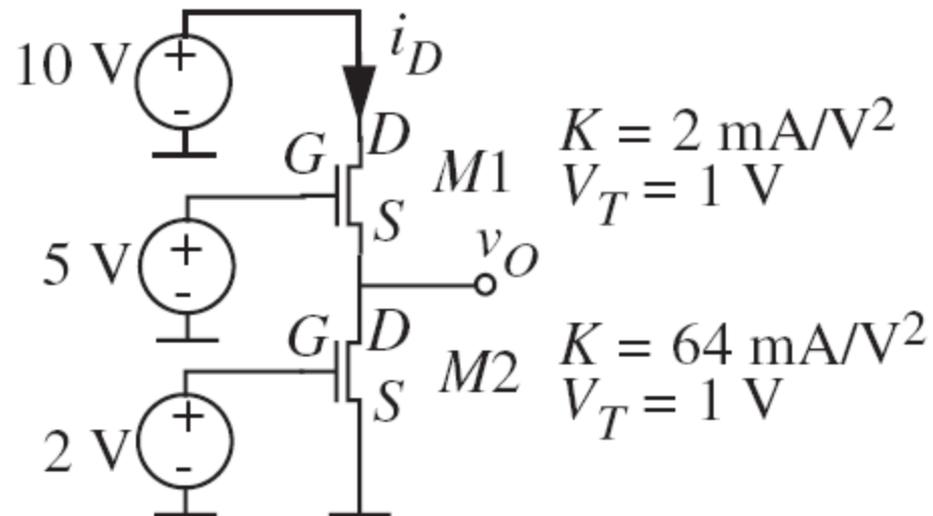
Ej 8. Considere el circuito amplificador de la figura, con el MOSFET operando en saturación. Con los parámetros de la figura determine el voltaje de salida v_o si el voltaje de entrada es $v_{IN} = 2.5$ V. A partir del valor v_o verifique que el MOSFET está en saturación.

DATOS: $V_T = 0.8$ V; $k = 0.25$ mA/V²

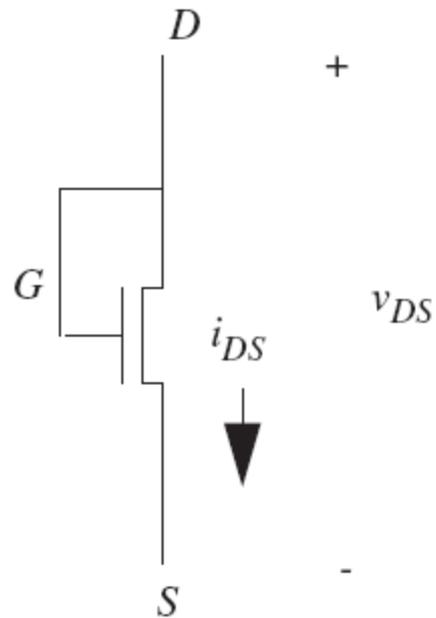


Ej 9. Determine el voltaje v_o para el circuito de la figura, sabiendo que el MOSFET M1 opera en saturación y el M2 opera en la región óhmica.

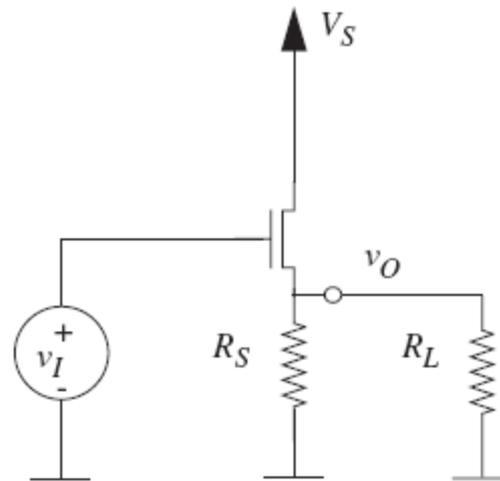
DATOS: $V_T = 1 \text{ V}$; $k_1 = 1 \text{ mA/V}^2$; $k_2 = 32 \text{ mA/V}^2$



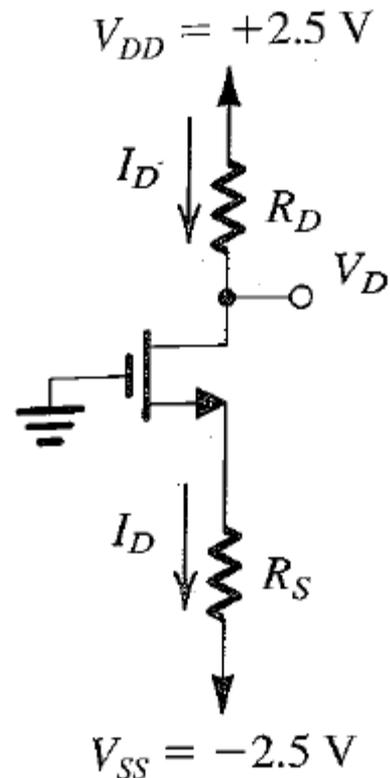
Ej 10. Derivar el modelo incremental de pequeña señal para un MOSFET cuya puerta y drenador están cortocircuitados.



Ej 11. En el circuito de la figura, suponga que v_i incluye una componente de polarización que obliga al MOSFET a trabajar en saturación y obtenga la amplificación v_o/v_i de pequeña señal. ¿Cuánto vale dicha amplificación si R_L es muy grande?

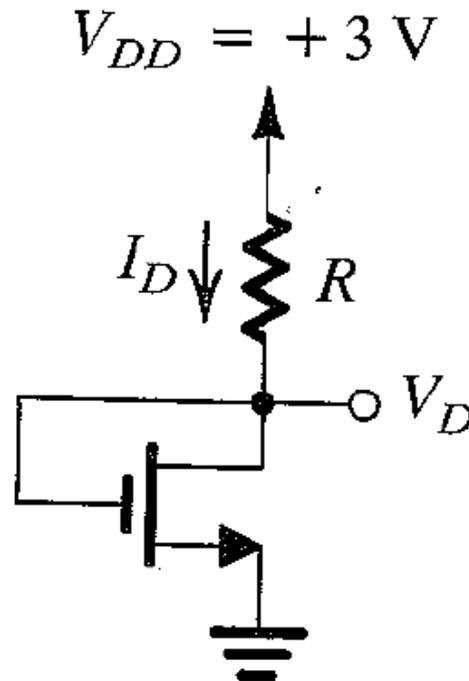


Ej 12. Diseñe el circuito de la figura de manera que el MOSFET opere con $I_D = 0.4 \text{ mA}$ y $V_D = +0.5 \text{ V}$.
DATOS: $V_T = 0.7 \text{ V}$; $k = 1.6 \text{ mA/V}^2$



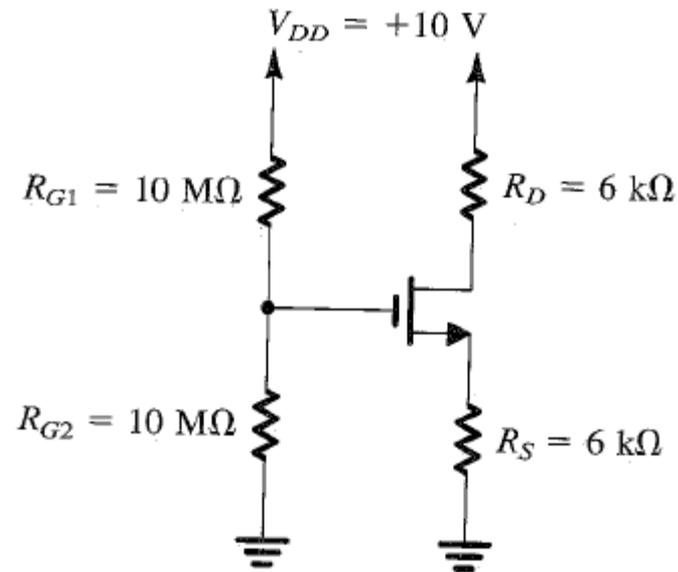
Ej 13. Encuentre los valores de R y V_D de manera que el MOSFET del circuito de la figura opere con $I_D = 0.08 \text{ mA}$. R y $V_D = +0.5 \text{ V}$.

DATOS: $V_T = 0.6 \text{ V}$; $k = 0.5 \text{ mA/V}^2$



Ej 14. Analice el circuito de la figura y determine los voltajes y las corrientes en los nodos y ramas del mismo.

DATOS: $V_T = 1 \text{ V}$; $k = 0.5 \text{ mA/V}^2$



Ej 15. Los transistores NMOS y PMOS del circuito de la figura tienen parámetros idénticos. Encuentre las corrientes i_{DN} e i_{DP} y el voltaje v_o para los siguientes casos:

- a) $v_i = 0$
- b) $v_i = +2.5$
- c) $v_i = -2.5$

DATOS: $|V_T| = 1 \text{ V}; k = 0.5 \text{ mA/V}^2$

